

МОДУЛЬ ОТЛАДОЧНЫЙ МС-24R2ЕМ-3U

РУКОВОДСТВО ПОЛЬЗОВАТЕЛЯ

ОГЛАВЛЕНИЕ

1. Введение	3
2. Расположение элементов на модуле	4
3. Назначение разъемов на модуле.....	5
4. Светодиодная индикация	8
5. Питание отладочного модуля	8
6. Память на отладочном модуле.....	9
7. Тактирование процессора.....	9
8. Работа с модулем по JTAG.....	10
9. Список изменений.....	11
07 августа 2019г.	11

1. ВВЕДЕНИЕ

Модуль отладочный МС-24R2ЕМ-3U реализован на основе микросхемы интегральной 1892ВМ8Я и предназначен для ознакомления с возможностями процессора, отладки программ и макетирования пользовательских систем.

2. РАСПОЛОЖЕНИЕ ЭЛЕМЕНТОВ НА МОДУЛЕ

Расположение элементов показано на рисунках 2.1, 2.2.

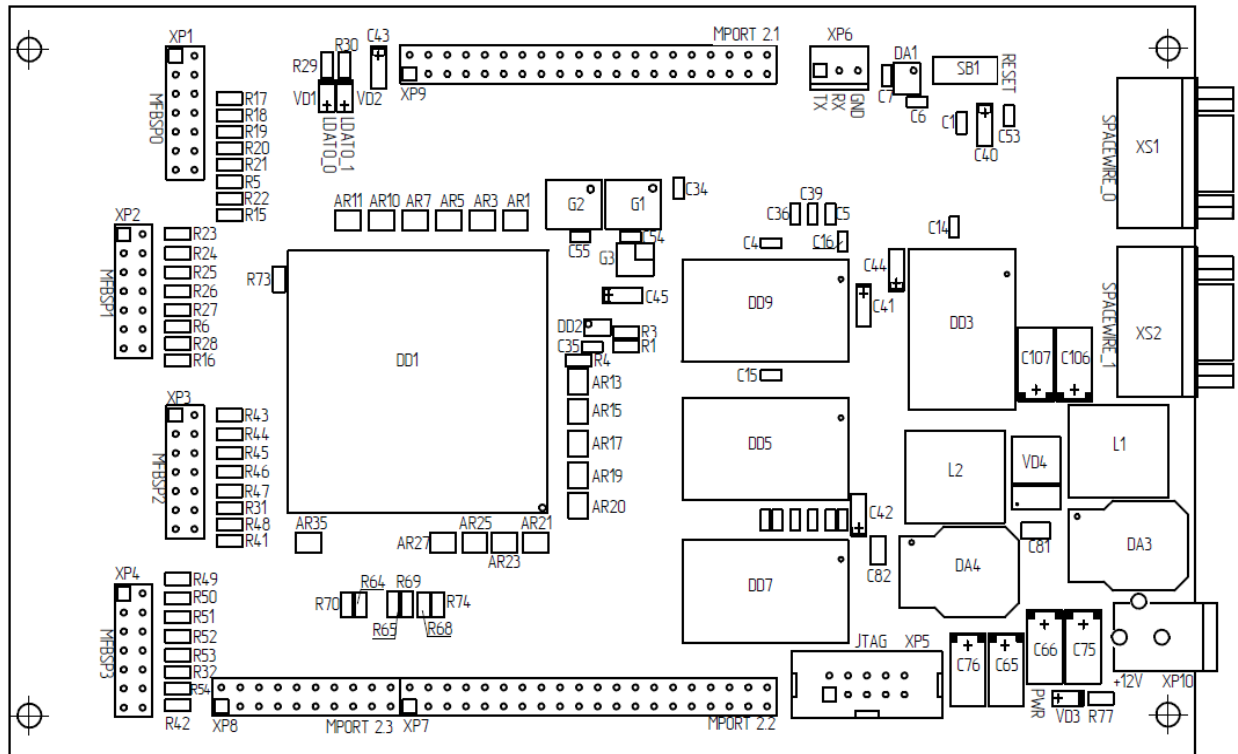


Рисунок 2.1. Расположение элементов на отладочном модуле. Лицевая сторона платы

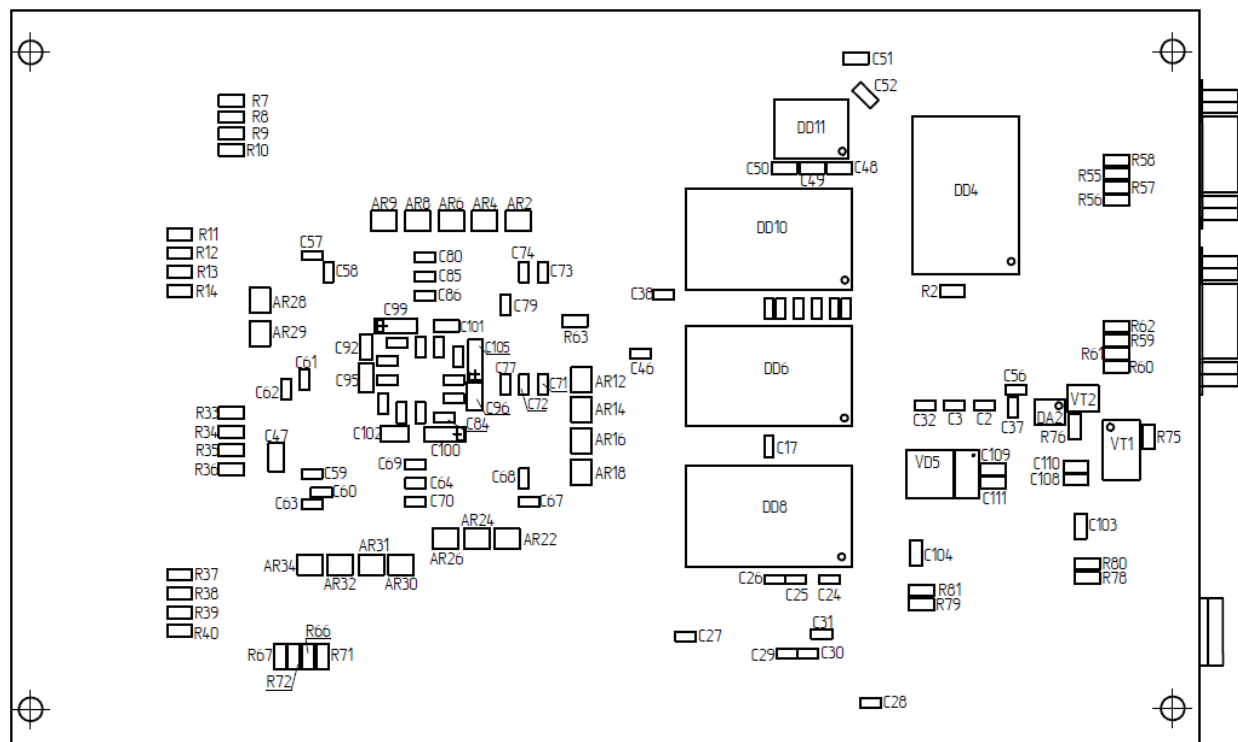


Рисунок 2.2. Расположение элементов на отладочном модуле. Обратная сторона платы

На отладочном модуле размещены:

- микросхема интегральная 1892ВМ8Я (DD1);
- супервизор питания DS1818R-10+T&R (DA1);
- супервизор питания TC51N2202ECBTR (DA2);
- стабилизатор напряжения LM2676S-ADJ (DA3, DA4);
- кнопка reset (SB1);
- буфер SN74АНС1G126DCKR (DD2);
- флэш-память S29GL256P90TFIR1 (DD3, DD4);
- память DPRAM MT48LC16M16A2TG-75 (DD5, DD6, DD7, DD8, DD9, DD10);
- драйвер RS-232 MAX3232CD (DD11);
- разъем RS-232 (XP6);
- разъем внешних прерываний PLD-20 (XP8);
- разъем порта внешней памяти PLD-40 (XP7);
- разъем порта внешней памяти PLD-40 XP9);
- разъемы портов MFBSР PLD-14 (XP1, XP2, XP3, XP4);
- разъем JTAG (XP5);
- разъем питания (XP10);
- разъемы SpaceWire (XS1, XS2).

3. НАЗНАЧЕНИЕ РАЗЪЕМОВ НА МОДУЛЕ

Назначение разъемов указано в таблице 3.1.

Таблица 3.1. Назначение разъемов на отладочном модуле

Разъем	Назначение
XP1, XP2, XP3, XP4	MFBSР0, MFBSР1, MFBSР2, MFBSР3 соответственно
XP7, XP8, XP9	Порт внешней памяти (MPORT)
XP5	JTAG
XP6	RS-232
XS1, XS2	SpaceWire
XP10	Разъем питания (12 В, не менее 1.8 А).

Таблица 3.2. Назначение выводов разъемов XP1, XP2, XP3, XP4 (MFBSР)

Номер вывода	Назначение	Номер вывода	Назначение
1	LDATn0	8	LDATn7
2	LDATn1	9	GND
3	LDATn2	10	LACKn
4	LDATn3	11	GND
5	LDATn4	12	LCLKn
6	LDATn5	13	GND
7	LDATn6	14	GND

Таблица 3.3. Назначение выводов разъема XP7 (порт внешней памяти)

Номер вывода		Название сигнала	Назначение
1-D[30]	2-D[31]	D0...D31	Шина данных
3-D[28]	4-D[29]		
5-D[26]	6-D[27]		
7-D[24]	8-D[25]		
9-D[22]	10-D[23]		
11-D[20]	12-D[21]		
13-D[18]	14-D[19]		
15-D[16]	16-D[17]		
17-D[14]	18-D[15]		
19-D[12]	20-D[13]		
21-D[10]	22-D[11]		
23-D[8]	24-D[9]		
25-D[6]	26-D[7]		
27-D[4]	28-D[5]		
29-D[2]	30-D[3]		
31-D[0]	32-D[1]		
33		SRASL	Строб адреса строки
34		SCASL	Строб адреса колонки
36		SWEL	Разрешение записи
35-DQM[0]	38-DQM[1]	DQM[3:0]	Маска выборки байта
37-DQM[2]	40-DQM[3]		

Таблица 3.4. Назначение выводов разъема XP8 (прерывания)

Номер вывода	Название сигнала	Назначение
1	NACK	Готовность асинхронной памяти
3	NRST	Сброс
5	NMI	Немаскируемое прерывание
7, 9, 11, 13	NIRQ-NIRQ3	Внешние прерывания
17,19	+3V3	Питание
2,4,6,8,10,12,14,16,18,20	GND	Земля

Таблица 3.5. Назначение выводов разъема XP9 (порт внешней памяти)

Номер вывода	Название сигнала	Назначение
1, 2	+3V3	Питание 3,3В
3-27	A[0]...A[24]	Шина адреса
31	nWEL	Запись асинхронной памяти
34	nRDL	Чтение асинхронной памяти
nCS[0]-33 nCS[1]-36 nCS[2]- 35 nCS[3]-38 nCS[4]-37	nCS[4:0]	Разрешение выборки блоков внешней памяти.
28	SCLK	Тактовая частота работы MPORT
29	CKE	Разрешение частоты
32-BA[0] 30-BA[1]	BA[1:0]	Номер банка
39,40	GND	Земля

Таблица 3.6. Назначение выводов разъема XP5 (JTAG)

Номер вывода	Назначение	Номер вывода	Назначение
1	TCK	6	SYS_RST
2	GND	7	TDI
3	TRST	8	GND
4	V3_3	9	TDO
5	TMS	10	-

Таблица 3.7. Назначение выводов разъема XP6 (UART)

Номер вывода	Назначение
1	TX
2	RX
3	GND

Таблица 3.8. Назначение выводов разъемов XS1, XS2 (SpaceWire)

Номер вывода	Назначение
1	DINP
2	SINP
3	GND
4	SOUTN
5	DOUTN
6	DINN
7	SINN
8	SOUTP
9	DOUTP

4. СВЕТОДИОДНАЯ ИНДИКАЦИЯ

Назначение светодиодов на модуле показано в таблице 4.1.

Таблица 4.1. Назначение светодиодов на отладочном модуле

Светодиод	Назначение
VD1	LDAТ0_0
VD2	LDAТ0_1
VD3	Питание 3,3 В

5. ПИТАНИЕ ОТЛАДОЧНОГО МОДУЛЯ

В комплекте с модулем поставляется источник питания 12В, предназначенный для подключения к разъему ХР10.

Источник питания должен обеспечивать ток не менее 1.5 А.

На модуле реализована схема подачи питания, подающая напряжение питания периферии (PVDD) не ранее напряжения питания ядра (CVDD), согласно требованиям ТУ на микросхему 1892ВМ8Я. После подачи питания на отладочный модуль, формируемое напряжение PVDD не подается на процессор, так как транзистор VT1 будет заперт до тех пор, пока напряжение CVDD не достигнет рабочего уровня. Когда CVDD достигнет рабочего уровня, супервизор DA2 сформирует на выходе напряжение 2.5В, после чего в итоге транзистор VT2 будет открыт и напряжение PVDD будет подано на микросхему 1892ВМ8Я.

Супервизор питания DA1 обеспечивает активное состояние сигнала nRST на протяжении 50 мс после подачи питания на отладочный модуль.

6. ПАМЯТЬ НА ОТЛАДОЧНОМ МОДУЛЕ

На отладочном модуле установлено 128 Мбайт DPRAM MT48LC16M16A2TG-75 (DD5, DD6, DD7, DD8) для хранения пользовательских данных. Каждая микросхема SDRAM имеет 16-разрядную шину данных. Вместе они подключены таким образом, чтобы полностью занять 64-разрядную шину данных порта внешней памяти процессора. Кроме того, к выводам DHL[6:0] и DHH[6:0] процессора подключены еще две микросхемы SDRAM MT48LC16M16A2TG-75, предназначенные для записи/чтения кодов Хэмминга при записи/чтении данных в микросхемы DD5-DD8 (то есть, кодов Хэмминга для слова данных D[63:0]). Все микросхемы SDRAM подключены к выводу nCS[0].

Помимо этого, на плате установлено 64 Мбайт флэш-памяти S29GL256P90TFIR1 (DD3, DD4), подключенной к nCS[3]. Каждая микросхема Flash-памяти имеет 16-разрядную шину данных. Флэш-память может использоваться как для записи программы, которую должен исполнять процессор по включению питания (или по нажатию reset), так и для хранения данных, используемых исполняемой программой.

Карта памяти отладочного модуля приведена в таблице 6.1.

Таблица 6.1. Карта памяти отладочного модуля

Тип	Начало	Конец	Объем
Flash	0x1C00_0000	0x1FFF_FFFF	64 Мб
DPRAM	0x0000_0000	0x07FF_FFFF	128Мб

В таблице указаны физические адреса. Диапазон адресов DPRAM зависит от настроек регистра CSCON0. Указанный диапазон актуален при значении 0xB00F8 в регистре CSCON0.

7. ТАКТИРОВАНИЕ ПРОЦЕССОРА

На вход процессора ХТ1 с генератора G1 подается тактовая частота 10 МГц. На вход процессора PLL_EN подается напряжение 3.3 В, поэтому частота ХТ1 поступает на входы PLL, которые формируют рабочие частоты CPU-ядра, DSP-ядра и порта внешней памяти процессора.

На вход процессора ХТ2 с генератора G2 подается частота 2.5 МГц, из нее формируется частота SpaceWire. На вход процессора RTC_ХТ1 подается частота 32768 Гц для таймера реального времени с генератора G3.

8. РАБОТА С МОДУЛЕМ ПО JTAG

Для работы с процессором по интерфейсу JTAG модуль должен быть запитан. Кроме того, необходимо подключить модуль к компьютеру через эмулятор JTAG (разъем XP7).

На компьютере необходимо запустить либо среду разработки MCStudio, либо отладчик MDB.

В среде разработки необходимо открыть проект, собрать его и запустить отладку в эмуляторе. Проекты, находящиеся в директории «Samples\MC-24R», имеют настройки, соответствующие параметрам отладочного модуля. При создании проектов, рассчитанных для работы на пользовательской системе, необходимо поменять настройки в соответствии с конфигурацией памяти, установленной на пользовательской системе.

При старте отладки в эмуляторе MCStudio соединится с процессором по JTAG, произведет reset процессора, выполнит настройки, указанные во вкладке «Project->Settings->Startup registers» и загрузит программу в память процессора. После этого можно приступить непосредственно к отладке.

В случае использования MDB – при запуске отладчика он сразу же устанавливает соединение с процессором по JTAG и ожидает команд пользователя. Начинать работу (настройку периферийных регистров, загрузку программы и так далее) необходимо только после осуществления команды reset.

Для работы с флэш-памятью можно использовать утилиту MCPROG, доступную на сайте <http://multicore.ru/>.

ВАЖНО: проект, собранный в адресах флэш-памяти, нельзя загрузить на отладку с помощью MDB или пункта «Debug->Start->Emulator» в MCStudio. Это связано с тем, что запись во флэш-память должна производиться особым образом. Проект, предназначенный для исполнения из флэш-памяти, должен быть предварительно записан в нее с помощью MCPROG.

9. СПИСОК ИЗМЕНЕНИЙ

07 августа 2019г.

Обновлены колонтитулы, документ приведен к стандарту оформления, исправлена пунктуация.