

Окончание. Начало в № 5'2003

SoC серии «МУЛЬТИКОР» — первый шаг и положительная динамика развития

Ярослав Петричкович,
Татьяна Солохина

tanya@elnet.msk.ru

Микросхемы серии MC_11xx

Первая ИМС серии «МУЛЬТИКОР» — тестовый чип MC_11T серии MC_11xx для маломощных встраиваемых и мобильных применений. Содержит стандартное RISC-ядро (RISCore_11), совместимое с системой команд MIPS 1 ISA®, и оригинальное, масштабируемое и программируемое ядро цифрового сигнального процессора — DSP-ядро ELcore_11™ (ELVEES's core).

В состав микросхем MC_11 включена минимальная конфигурация DSP-ядра с фиксированной точкой ELcore_11, имеющая 16-разрядную гарвардскую архитектуру SISD (Single Instructions Single Data — один поток команд и один поток данных). По общей классификации СБИС, разрабатываемых на базе платформы «МУЛЬТИКОР», СБИС серии MC_11 относятся к сигнальным контроллерам миниконфигурации. Микросхема MC_11T спроектирована и изготовлена в конце 2002 года на основе 0,54 мкм (3 металла) библиотеки отечественного изготовителя ОАО «Ангстрем». В настоящий момент ИМС MC_11T установлена в корпус «Монополия — 160» и проходит стадию измерений и коррекции. Библиотеки макроблоков и топология СБИС в целом разработаны в ЗАО НЦ «Ангстрем-СБИС».

В таблице 1 представлено сравнение возможностей DSP-ядра ELcore_11 ИМС MC_11xx (ЭЛВИС) и DSP-ядра C54x ИМС TMS320C5470.

Следует отметить значительное преимущество отечественного ядра в случае его реализации не только при одинаковой с зарубежным аналогом технологии изготовления, но и при изготовлении

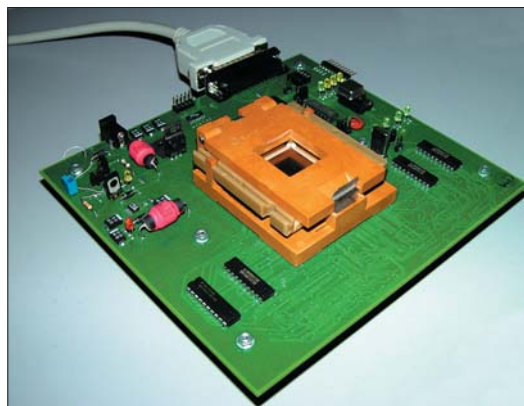


Рис. 1. Плата с установленной ИМС отечественного сигнального контроллера «МУЛЬТИКОР»_11 (MC_11T)

Таблица 1. Сравнение DSP-ядер ELcore_11 ИМС MC_11xx (ЭЛВИС) и C54x ИМС TMS320C5470

Характеристика	ELcore_11, 50 МГц	C54x, 100 МГц
	0,54 мкм	0,18 мкм
Число инструкций, исполняемых за 1 такт	1	1
Формат обрабатываемых данных:		
фиксированная точка (аппаратно)	8/16/32	8/16/32
плавающая точка (аппаратно-программно)	16(E), 32(M)	8(E), 24(M)
Пиковая производительность:		
количество 16-разрядных арифметических операций с фиксированной точкой, за 1 такт	3	2
количество 8-разрядных арифметических операций с фиксированной точкой, за 1 такт	8	1
Среднее время выполнения операций с плавающей точкой, в тактах	5	>70
Параллельные вычисления за 1 такт:		
умножение со сложением (в операции MAC)	+	+
любые сдвиги или умножение с любой арифметической или логической операцией	+	-
Нерекурсивная фильтрация, формат 16×16+32:		
производительность, число тактов на отвод	1	1
скалярная задержка	1	4
Длинное умножение в формате 32×32=64 бит, в тактах	4	8
Нерекурсивная фильтрация, комплексные форматы (16+16)×(16+16)+(32+32):		
производительность, число тактов на отвод	4	8
скалярная задержка	5	13
FFT, формат данных и коэффициентов (16+16):		
базовая операция по основанию 2, в тактах	4	8
FFT-256, комплексное, в тактах	3800	8542
2-инверсное переупорядочение, не на месте, в тактах на комплексный отсчет	2	3
блочная плавающая точка		
FFT, формат данных (16+16), коэффициентов (8+8):	+	-
базовая операция по основанию 2, в тактах	2	-
FFT-256, комплексное, в тактах	1900	-
Аппаратные меры повышения точности и динамического диапазона:		
блочная плавающая точка	+	-
режим насыщения	+	-
инструкции преобразования форматов 32→16 с округлением	+	-
Поиск максимума по массиву, в тактах на элемент массива:		
поиск максимума	2	2
поиск максимума и его положения	2	>2
Количество универсальных программируемых регистров:		
16-разрядных	32	
32-разрядных	16	
максимальное число адресуемых регистров в инструкции	7	
Адресные генераторы:		
количество генераторов	9	8
количество адресных регистров	9	8
количество индексных регистров	10	2
количество модульных регистров	9	1
DMA-каналы:		
количество каналов	8	6
2-мерная адресация	+	-
разрядно-инверсная адресация	+	-

на отечественной технологии ОАО «Ангстрем», значительно уступающей западному уровню технологии.

Микросхемы серии MC_12xx

Производство ИМС MC_12/23/01/02xx планируется в 2003 году. Основные отличия этого устройства от ИМС MC_11xx:

- в качестве RISC-ядра используется архитектурный аналог MIPS32;
- ИМС представляют более сложную систему на кристалле, использующую систему внутренних шин стандарта AMBA для обеспечения внутренних потоков обменов данными между внутренними и внешними ресурсами ИМС;
- в составе ИМС используются DSP-ядро ELCORE_11/12/13 с 2- или 4-кратным SIMD-распараллеливанием потоков обрабатываемых данных;
- обеспечивается до шести SHARC-совместимых байтных линк;
- стандартный PCI-интерфейс в качестве системной шины;
- многоканальное (около 20 каналов) DMA-ядро поддерживает трафик всех потоков в пределах внутренних и внешних ресурсов ИМС.

«МУЛЬТИКОР»_12 (MC_12) — это сигнальный контроллер микроминиатюрных с плавающей точкой для микроминиатюрных высокоточных встраиваемых применений.

Тестовый кристалл ИМС MC_12S спроектирован ГУП НПП «ЭЛВИС» и центром проектирования ОАО «Ангстрем» для изготовления по 0,25 мкм технологии на зарубежной фабрике (в июле 2003 года выпущены первые тестовые образцы).

Ожидается, что ИМС MC_12S, при рабочей частоте 80 МГц поддержит пиковую производительность до 240 MFLOPs (IEEE754).

Микросхема содержит в своем составе стандартное универсальное RISC-ядро (архитектурный аналог MIPS32) и минимальную конфигурацию нового оригинального ядра сигнального процессора (DSP-ядро) разработки НПП «ЭЛВИС» серии ELCORE12 с плавающей точкой.

ИМС MC_12 сочетает в себе лучшие черты микроконтроллеров и ИМС цифровой обработки сигналов, что особенно важно для микроминиатюрных высокоточных встраиваемых применений, когда приходится решать в рамках ограниченных габаритов одновременно задачи управления и обработки информации, включая сигналы и изображения.

Новое дополнительное качество новой ИМС для пользователя микросхемы — возможность выбора оптимального для данного применения режима обработки, сбалансированного между пиковой производительностью и динамическим диапазоном обрабатываемых данных. Форматы обработки варьируются от байтных форматов с фиксированной точкой до высокоточных форматов: стандартного формата с плавающей точкой (IEEE754) или длинного плавающего формата 32E16.

Кроме того, для разработчика системы впервые обеспечивается уникальная возможность

Таблица 2. Основные технические характеристики тестовой ИМС сигнального микроконтроллера с плавающей точкой «МУЛЬТИКОР»_12S

Параметр	Значение параметра*	
Технология изготовления	Заказная КМОП СБИС, технологические нормы 0,25 мкм, 5 металлов 3,3 В (периферия)/2,5 В (ядро)	
Рабочая частота, МГц	80	
Пропускная способность при нормальной температуре, МГц, не менее:		
Порт памяти	до 80	
Последовательные порты SPORTS (SHARC)	до 80	
Байтные порты LINKS (SHARC)	до 80	
RISC-ядро	32-разрядный MIPS32 совместимый процессор. Устройство управления памятью (MMU) на основе полностью ассоциативного буфера преобразования адресов (TLB), объемом 16 двойных ячеек. Поддержка ОС LINUX2.4	
DSP-ядро	Оригинальное ЦПОС ядро ELCORE12 с плавающей и фиксированной точкой и SISD-архитектурой. Аппаратная реализация стандарта с плавающей точкой IEEE754.	
Число каналов DMA	10	
Разрядность программируемых таймеров	32	
Режимы энергосбережения	Несколько специальных архитектурных решений и режимов энергосбережения, обеспеченных для мобильных и бортовых применений MC_12. Вход в режим программы, выход из режима по внешним прерываниям	
Порт JTAG IEEE 1149.1, встроенные на кристалле средства отладки	Тестирование и отладка программ	
Пиковая производительность при нормальной температуре, млн оп/с	240 – 32b арифметических операций с плавающей точкой (IEEE754),	
	640 – 8b арифметических операций с фиксированной точкой	
	400 – 16b арифметических операций с фиксированной точкой	
	160 – 32b арифметических операций с фиксированной точкой (**)	
Объем внутреннего ОЗУ данных RISC-ядра*, **	Не менее 12 Кбайт	
Объем кэш-памяти команд RISC-ядра	Не менее 2 Кбайт	
Объем внутреннего ОЗУ данных DSP-ядра	Не менее 12 Кбайт	
Объем внутреннего ОЗУ программ DSP-ядра	Не менее 8 Кбайт	
Порты	Порт UART. Имеется режим использования его внешних контактов в качестве 8-разрядного поля флагов	
	Байтные порты	2 (SHARC-совместимые, ADSP21160)
	Последовательные порты	2 (SHARC-совместимые, ADSP21160)
	Порт памяти	Поддержка статической памяти типа SRAM, FLASH, а также синхронной памяти типа SDRAM Программное задание циклов ожидания 4 внешних прерывания 4 внешних запроса DMA
Система инструкций	RISC-ядро и СБИС в целом – MIPS32, включая аппаратно – поддержанное умножение и деление; ядро DSP-ядра – полностью программируемое, плавающая и фиксированная точка	
Условия эксплуатации	-60... +125 °С	
Корпус	208 выводов, металлокерамический – «Монополия – 208»	
	208 выводов, пластиковый S208GD-50-5EL-1	
	Бескорпусное размещение в микромодуле серии «САЛЮТ»	

(*) Для нормальной температуры. Параметры будут уточнены по результатам измерений.

(**) В опытных образцах ИМС планируется расширение суммарной внутренней памяти свыше 2 МБ и увеличение пиковой производительности при нормальной температуре до 320 млн оп/с 32-разрядных арифметических операций с фиксированной точкой

(***) Для коммуникационных и сверхминиатюрных приложений MC_12 возможно использование для данной ИМС корпусов flip-chip типа 228LGA/BGA, размером 17,0 мм² SQ и толщиной 1 мм.

применения новых алгоритмов принятия решений в RISC-ядре на основе параллельно выполняемых процедур адаптивного анализа и обработки сигналов в DSP-ядре, что реализуется в пределах одной и той же микросхемы, и что особенно важно для сверхминиатюрных применений. Для этих целей разработаны методы применения алгоритмов RLS/LNS, в частности для адаптивных антенных решеток на базе ИМС серий «МУЛЬТИКОР».

Микросхемы серии MC_23xx

В состав MC_23xx входит 2SIMD — расширение ядра ELCORE_13xx — программируемого масштабируемого DSP-ядра сопроцессора-акселератора с фиксированной точкой, усиленного по MAC-операциям.

За один такт работы такого ядра в пиковом режиме выполняется одновременно четыре MAC-операции с 16-разрядной фиксированной точкой (всего шестнадцать 16-разрядных операций) и 36 байтных операций, обеспечивая для данной ИМС пиковую произво-

дительность, достаточную для поддержки обработки видеoinформации или обработки сигналов для современных беспроводных модемов в реальном времени.

Сигнальный контроллер мидиконфигурации MC_23xx с фиксированной точкой предназначен для высокопроизводительных систем обработки информации в коммуникационных приложениях, ФАР (первичная обработка радаров и сонаров), а также мультимедиа, особенно для сжатия и обработки видеoinформации.

Ожидается, что первые тестовые образцы ИМС MC_23xx (MC_23S) будут изготовлены на зарубежной фабрике в 3 квартале 2003 года.

Микросхемы серии MC_01/02xx

ИМС MC_01/02xx представляют сложную систему на кристалле, использующую 3 внутренних шины стандарта AMBA для обеспечения внутренних потоков обменов данными между внутренними и внешними ресурсами ИМС.

Таблица 3. Сравнение ЦСП с плавающей точкой миниконфигурации MC_12 и мидиконфигурации MC_02 с цифровым процессором сигналов семейства SHARC ADSP-21160N (ADI) по типовым процедурам сигнальной обработки

«Формат плавающей точки, стандарт IEEE 754»	«MC_12 & 80 МГц»	«MC_02 & 80 МГц»	ADSP-21160N & 95 МГц
	0,25 мкм, 2,5 В ядро	0,25 мкм, 2,5 В ядро	0,18 мкм, 1,8 В ядро
Пиковая производительность	240MFLOP/s	960 MFLOP/s	570 MFLOP/s
«БПФ-1024, комплексное (основание 4) с бит-реверсивной перестановкой»	230 мкс	58 мкс	97 мкс
Свертка (МАС-процедура)	80 ММАС/s	320 ММАС/s	190 ММАС/s
Нерекурсивный фильтр (на отвод)	12 нс	3,1 нс	5,2 нс
Рекурсивный фильтр (на биквадратное звено)	50 нс	12,5 нс	21 нс
Матричное умножение:			
[3×3]*[3×1]	113 нс	28,2 нс	47 нс
[4×4]*[4×1]	200 нс	50 нс	83 нс
Деление (y/x)	125 нс	31,2 нс	31 нс
Обратная величина квадратному корню	152 нс	38 нс	47 нс

* для коммерческого варианта исполнения

Кроме этого, в составе ИМС используется DSP-ядро с 4-кратным SIMD — распараллеливанием потоков обрабатываемых данных, до шести внешних линков, а также стандартный интерфейс PCI в качестве системной шины. 20-канальное DMA-ядро поддерживает трафик всех потоков внутри ИМС.

ИМС MC_02xx является цифровым сигнальным контроллером с плавающей точкой, что обеспечит его широкое использование в приборах для обработки 3-мерной графики и адаптивных методов анализа. Этот однокристалльный двухпроцессорный прибор, помимо возможностей обработки чисел с фиксированной точкой с такими же характеристиками, что и MC_01xx, обеспечивает возможность обработки данных (сигналов и изображений), представленных в плавающих форматах (IEEE754).

К примеру, ИМС MC_02B с частотой 80 МГц поддерживают пиковую производительность не менее 960 MFLOPs, что вполне соизмеримо с производительностью ИМС серии SHARC фирмы Analog Device и TMS320C67xx Texas Instruments. Кроме высокой производительности стандартная системная PCI-шина (в SHARC приборах отсутствует) и набор SHARC-совместимых линков позволяют увеличить числа ИМС в реальной системе по кластерному (через PCI) или параллельному (через линки) типу наращивания.

Другие серии ИМС «МУЛЬТИКОР»

НПЦ «ЭЛВИС» в рамках федеральных программ вместе со своими стратегическими партнерами проектирует чипсет на базе платформы «МУЛЬТИКОР» (0,18–0,13 мкм) из двух СБИС для широкополосной мобильной системы связи 2,5, 3 и 4 поколений.

В состав чипсета входят однокристалльная модемно-мультимедийная микросхема «Мультиком» (MCom_xx™) и аналого-цифровая ИМС мультистандартного трансивера «Мультифлекс» (MFlex_xx).

Оба чипа (и их модификации) предназначены для разработки отечественного коммуникационного оборудования, включая мультирежимные и мультистандартные абонентские терминалы (фиксированные, портативные и мобильные), а также оборудование ба-

зовых станций и связных спутниковых ретрансляторов.

Кроме того, вместе с партнерами НПЦ «ЭЛВИС» разрабатывает чипы для аудио-интернета, цифрового телевидения, 3-мерной графики и т. д. Одновременно проектируются ИМС серий «МУЛЬТИКОР» миди- и максиконфигураций с фиксированной и плавающей точкой многомиллиардной производительности для высокопроизводительных комплексов обработки реального времени: фазированных антенных решеток, радаров, сонаров, телекоммуникационного оборудования базовых станций и т. д.

Снижение стоимости жизненного цикла устройств на базе ИМС «МУЛЬТИКОР»:

- Масштабируемость архитектуры — преемственность ПО.
- Доступность свободно распространяемого ПО для стандартного RISC-ядра — сокращение времени разработки ПО.
- Стандартное решение в ИМС — стандартные решения в системной аппаратуре.
- MCS — сокращение времени проектирования ПО.
- 2 в 1: RISC + DSP — новое качество обработки информационных потоков.

Микромодули серии «САЛЮТ™» и «Унимодули™» на базе ИМС серий «МУЛЬТИКОР»

Преследуя цели дальнейшей микроминиатюризации и при ограничении возможности использования микроминиатюрных отечественных корпусов, НПЦ «ЭЛВИС» разрабатывает уникальные технологии разработки и изготовления для плотной упаковки (технология High Packaging Density) ИМС серий «МУЛЬТИКОР» в виде специальных микромодулей серии «САЛЮТ» вместе с памятью большого объема для микроминиатюрных и встраиваемых систем (рис. 2).

Эти миниатюрные многокристалльные конструкции размером 40×60 мм², закрытые металлической крышкой, обеспечивающей отличные теплоотводящие свойства, содержат до 1 Гб памяти на базе ИМС SDRAM, Flash, могут использовать АЦП/ЦАП, FPGA, двухстороннюю компоновку и т. д.

Микромодули «САЛЮТ» разрабатываются для всех серий ИМС «МУЛЬТИКОР» и предназначены для коммерческих и специальных



Рис. 2. Многокристалльный микромодуль серии «САЛЮТ» на базе MC_11T

применений — везде, где требуется значительная микроминиатюризация: во встраиваемых бортовых автомобильных системах, на борту космических аппаратов, в мобильных коммуникационных терминалах, в портативных системах GPS/GLONASS навигации.

Внутри микроминиатюрного микромодуля размещается целая двухпроцессорная микро-ЭВМ, содержащая однокристалльный сигнальный микроконтроллер серии «МУЛЬТИКОР» плюс 512 Мбит памяти SDRAM, плюс 64 Мбит Flash. Приблизительно такие же габариты может иметь, например, плата перспективного отечественного терминала для мобильной космической связи.

Микромодули «САЛЮТ» на основе импортозамещающих серий «МУЛЬТИКОР» (MC_11/12/23/01/02) устанавливаются в «Унимодули» (PC-104Plus) и могут быть эффективно использованы во многих областях применений (рис. 3).



Рис. 3. Отечественный «Унимодуль» формата PC104Plus с микромодулями «Салют» на ИМС MC_11

На базе ИМС MC_02xx при двусторонней компоновке Унимодуль будет иметь пиковую производительность 3840 MFLOPs и суммарный объем памяти 2 Гбит SDRAM и 256 Мбит Flash.

Программное обеспечение ИМС ряда «МУЛЬТИКОР»

В рамках платформы разрабатывается не уступающее зарубежным аналогам открытое инструментальное ПО MultiCoreStudio (MCStudio).

Инструментальное ПО ИМС платформы «МУЛЬТИКОР» базируется на архитектуре стандартного RISC-ядра (MIPS 1 ISA /MIPS32 application software compatible). Вследствие этого поддерживается большой объем свободно распространяемого ПО для ИМС MIPS-архитектуры.

DSP-ядро имеет SIMD-масштабируемую стандартную архитектуру с однократным (RISC-подобным) исполнением практически всех команд, аппаратно поддерживаемыми циклами и переменными форматами данных и инструкций. Система инструкций содержит параллельные и специальные инструкции для поддержки БПФ, фильтров, декодера Витерби, обработки битовых полей.

В состав инструментального ПО СБИС платформы «МУЛЬТИКОР» входят:

- интегрированная среда разработки и отладки программ для СБИС «МУЛЬТИКОР» под ОС Windows и Linux, включая ассемблерные средства программирования, С-компилятор, менеджер проекта и графические оболочки;
- программно-аппаратный отладчик на XILINX-прототипе серий ИМС и на оценочной плате СБИС (CENTAURUS 2K2);
- JTAG-отладчики RISC и DSP-ядер, а также ИМС в целом;
- библиотека прикладных программ для DSP-ядра и ИМС MC в целом;
- операционная система LINUX 2.4.

SDK для серий ИМС MC_11/12/02 планируется поставлять во 2–3 квартале 2003 года. В состав SDK входит модуль CENTAURUS 2K2, CD с инструментальным ПО MCStudio и документация.

Микромодули и Унимодули на основе импортозамещающих серий «МУЛЬТИКОР» (MC_11/12/01/02) могут быть эффективно использованы для:

- бортовых радарных и гидроакустических комплексов нового поколения с производительностью в несколько десятков млрд оп/с;

- охранных технологий;
- новых поколений систем связи;
- телевизионных систем,
- систем мультимедиа;
- систем контроля с повышенной надежностью и отказоустойчивостью в контуре управления;
- бортовых систем спутниковой навигации и связи, 3-мерных графических станций, микроминиатюрных систем мониторинга со встроенной системой мобильной связи или интеллектуальной системой идентификации и принятия решений.

Примеры системного использования ИМС «МУЛЬТИКОР»:

- радиотелефонная абонентская станция широкополосной системы связи;
- цифровой телевизионный приемник для спутникового (кабельного) телевидения;
- цифровой интернет-телевизор;
- устройство мобильного аудио-интернета с совмещенной функцией MP3-плеера;
- автомобильный бортовой процессор, обеспечивающий функции управления автомобилем (системы управления датчиками и мотор), функции коммуникационно-мультимедийного терминала и системы бортовых радаров;
- приемник GPS/GLONASS с функцией SMS;
- радарная подсистема обработки сигналов для авиационно-космических применений и т. д.

Несомненно, что новые возможности отечественной электроники, в том числе и с использованием технологий, разработанных в ГУП НПЦ «ЭЛВИС», помогут и другим предприятиям отечественной промышлен-

ности (автомобильной, телекоммуникационной, оборонной и другим отраслям) вывести на мировой уровень собственную продукцию. Все вышеназванные проекты совершенно реально могут быть выполнены на отечественной элементной базе — ИМС серий «МУЛЬТИКОР» в течение ближайших 1,5–2 лет.

Технология «МУЛЬТИКОР», которую смогут использовать и другие отечественные электронные дизайн-центры, может значительно улучшить положение России на мировом рынке микроэлектроники.

ГУП НПЦ «ЭЛВИС» принимает активное участие в программах, проводимых Фондом развития российской электроники, РАСУ и Минпромнауки, направленных на вывод электроники России на международный уровень. В совместных разработках с ГУП НПЦ «ЭЛВИС» принимают участие студенты, аспиранты и преподаватели ведущих технических университетов Москвы (МИФИ, МФТИ, МИЭТ, МАИ) и Санкт-Петербурга, ученые, лауреаты ленинской и государственной премий из ряда институтов Российской академии наук: ИРЭ РАН и НИИСИ РАН, ряд отечественных центров проектирования, таких как ОАО «Ангстрем», НИИМА «Прогресс», ФГУП «Субмирон», НЦ «Ангстрем-СБИС».

В ближайшие 2–3 года у российской электронной промышленности есть возможность не только выйти из ситуации повального использования импортных комплектующих, но и создать конкурентоспособные микросхемы, не уступающие лучшим зарубежным аналогам. ■